

I/Oエクスパンダ

概要

CXD1095Qは、マイクロコンピュータ・システム用のプログラマブルなパラレル・インタフェイス・ユニットです。5つのI/Oポートを使用して、基本的な入出力ポート動作を行うことができます。CMOS構造で作られているため低消費電力となっています。

特長

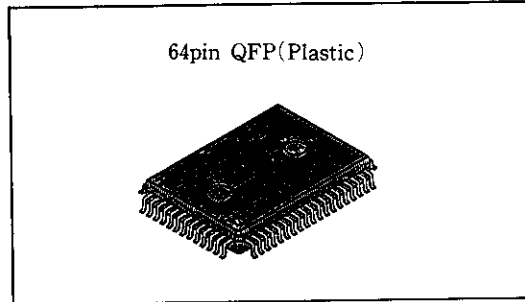
- 4×8ビットI/Oポート
4ビット単位で入出力設定可能
- 4ビットI/Oポート
ビット単位で入出力設定可能
- 高速動作
- $I_{OL}=10\text{mA MAX}$
- +5V単一電源

構造

シリコンゲート CMOS IC

用途

8ビット/16ビットマイクロコンピュータ・システムのI/Oポート拡張用



絶対最大定格 (Ta=25℃)

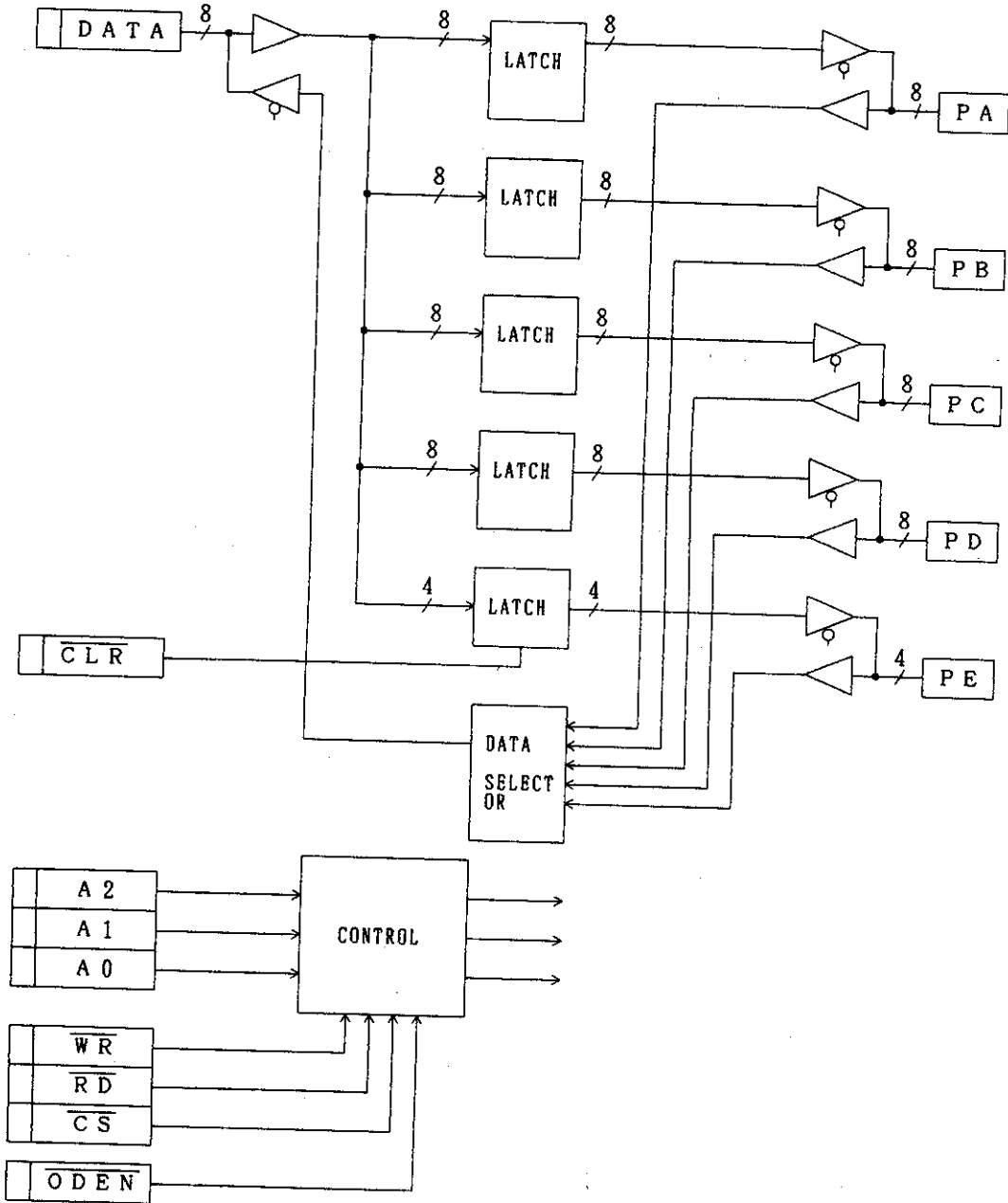
• 電源電圧	V_{DD}	$V_{SS}-0.5$ (注1)~ $V_{SS}+7.0$	V
• 入力電圧	V_I	$V_{SS}-0.5$ (注1)~ $V_{DD}+0.5$	V
• 出力電圧	V_O	$V_{SS}-0.5$ (注1)~ $V_{DD}+0.5$	V
• 動作温度	T_{opr}	-25~+85	℃
• 保存温度	T_{stg}	-40~+125	℃

注1. $V_{SS}=0\text{V}$

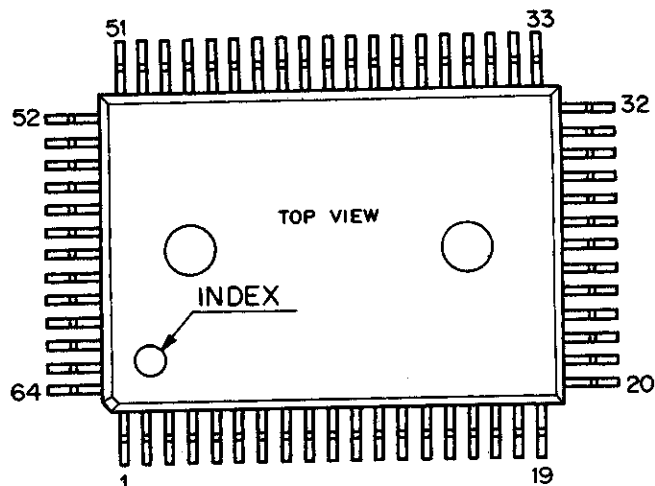
推奨動作電源電圧範囲

• 電源電圧	V_{DD}	4.75~5.25	V
• 動作温度	T_{opr}	-20~+75	℃
• Hレベル出力電流	I_{OH}	-0.4(MAX)	mA
• Lレベル出力電流	I_{OL}	10.0 (MAX)	mA

ブロック図



端子配列图



端子 番号	端子名称	I/O	端子 番号	端子名称	I/O	端子 番号	端子名称	I/O	端子 番号	端子名称	I/O
1	N.C	-	17	PC6	I/O	33	N.C	-	49	PE0	I/O
2	N.C	-	18	PC7	I/O	34	N.C	-	50	PE1	I/O
3	PB1	I/O	19	N.C	-	35	D3	I/O	51	N.C	-
4	PB2	I/O	20	PD0	I/O	36	D4	I/O	52	PE2	I/O
5	PB3	I/O	21	PD1	I/O	37	D5	I/O	53	PE3	I/O
6	PB4	I/O	22	PD2	I/O	38	D6	I/O	54	PA0	I/O
7	PB5	I/O	23	PD3	I/O	39	D7	I/O	55	PA1	I/O
8	PB6	I/O	24	PD4	I/O	40	CLR	I	56	PA2	I/O
9	PB7	I/O	25	Vss	-	41	ODEN	I	57	Vss	-
10	Vss	-	26	VDD	-	42	Vss	-	58	VDD	-
11	PC0	I/O	27	PD5	I/O	43	WR	I	59	PA3	I/O
12	PC1	I/O	28	PD6	I/O	44	RD	I	60	PA4	I/O
13	PC2	I/O	29	PD7	I/O	45	CS	I	61	PA5	I/O
14	PC3	I/O	30	D0	I/O	46	A0	I	62	PA6	I/O
15	PC4	I/O	31	D1	I/O	47	A1	I	63	PA7	I/O
16	PC5	I/O	32	D2	I/O	48	A2	I	64	PB0	I/O

端子説明

1. D7~D0 (Data Bus) . . . 3 ステート入出力
8ビット・3ステートの双方向データバスです。マイクロコンピュータシステムのデータ・バスに接続して、データの転送を行います。 $\overline{CS}=0$ で、 \overline{RD} または $\overline{WR}=0$ の時、アクティブとなります。
2. \overline{CS} (Chip Select) . . . 入力
 $\overline{CS}=0$ でCXD1095Qが選択されます。 $\overline{CS}=1$ の場合は非選択で、データ・バス (D7~D0) はハイインピーダンスとなります。
3. \overline{RD} (Read Strobe) . . . 入力
CXD1095Qからデータの読みだし動作を行う時に、 $\overline{RD}=0$ とします。
4. \overline{WR} (Write Strobe) . . . 入力
CXD1095Qへデータの書き込み動作を行う時に、 $\overline{WR}=0$ とします。 \overline{WR} の立ち上がり (0から1) でデータ・バスの内容が書き込まれます。
5. A2~A0 (Address) . . . 入力
アドレス指定により、5つのポートおよびコントロール・レジスタの選択を行います。
6. \overline{ODEN} (Output Disable) . . . 入力
 $\overline{ODEN}=0$ で、すべてのポートが入力状態 (ハイ・インピーダンス) になります。出力データ・レジスタおよびコントロール・レジスタは設定されません。
7. \overline{CLR} (Clear) . . . 入力
 $\overline{CLR}=0$ で、ポートE (4ビットポート) のレジスタ出力をクリア (0) にします。
8. PA7~PA0 (Port A) . . . 3 ステート入出力
ポートAの入出力端子です。
9. PB7~PB0 (Port B) . . . 3 ステート入出力
ポートBの入出力端子です。
10. PC7~PC0 (Port C) . . . 3 ステート入出力
ポートCの入出力端子です。
11. PD7~PD0 (Port D) . . . 3 ステート入出力
ポートDの入出力端子です。
12. PE3~PE0 (Port E) . . . 3 ステート入出力
ポートEの入出力端子です。
13. NC (Non Contact)
内部接続がありません。
14. V_{DD} (Power Supply)
+5Vに接続します。
15. V_{SS} (Ground)
GNDに接続します。

注. \overline{CS} , \overline{RD} , \overline{WR} , \overline{ODEN} , \overline{CLR} は、IC内部でV_{DD}にプルアップされています。

電気的特性

 $V_{DD}=5V \pm 5\%$, $V_{SS}=0V$, $T_a=-20\sim+75^\circ\text{C}$

直流特性

項目	記号	条件	最小値	標準値	最大値	単位
電源電流	I_{DD5}	静止状態(注3)			0.1	mA
出力電圧	高レベル	V_{OH}	$I_{OH} = -0.4\text{mA}$	4.2	V_{DD}	V
	低レベル	V_{OL}	$I_{OL} = 2.0\text{mA}$	V_{SS}	0.4	V
	低レベル(注5)	V_{OL}	$I_{OL} = 10.0\text{mA}$	V_{SS}	0.5	V
入力電圧	高レベル	V_{IH}		2.0		V
	低レベル	V_{IL}			0.8	V
入力リーク電流	I_{LI}	$V_i = 0V \sim V_{DD}$	-10		10	μA
入力リーク電流(注4)	I_{LZ}		-10		10	μA

注3. $V_{IH}=V_{DD}$, $V_{IL}=V_{SS}$

注4. トライステート端子入力時

注5. ポートA~Eに適用

交流特性

入力モード

記号	項目	最小値	標準値	最大値	単位
t_{SAR}	アドレス・セットアップ時間	10			ns
t_{RRL}	\overline{RD} パルス幅	40			ns
t_{HRA}	アドレス・ホールド時間	0			ns
t_{SPR}	ポート・セットアップ時間			30	ns
t_{HRP}	ポート・ホールド時間	30			ns
t_{DRD}	データ遅延時間			45	ns
t_{FRD}	データ・フロート時間			65	ns

出力モード

記号	項目	最小値	標準値	最大値	単位
t_{SAW}	アドレス・セットアップ時間	10			ns
t_{WWL}	\overline{WR} パルス幅	30			ns
t_{HWA}	アドレス・ホールド時間	0			ns
t_{SDW}	データ・セットアップ時間	10			ns
t_{HWD}	データ・ホールド時間	35			ns
t_{DWP}	データ遅延時間			65	ns

その他

記号	項目	最小値	標準値	最大値	単位
t_{DCP}	クリア遅延時間			60	ns
t_{DDP}	ディスエイブル遅延時間			60	ns

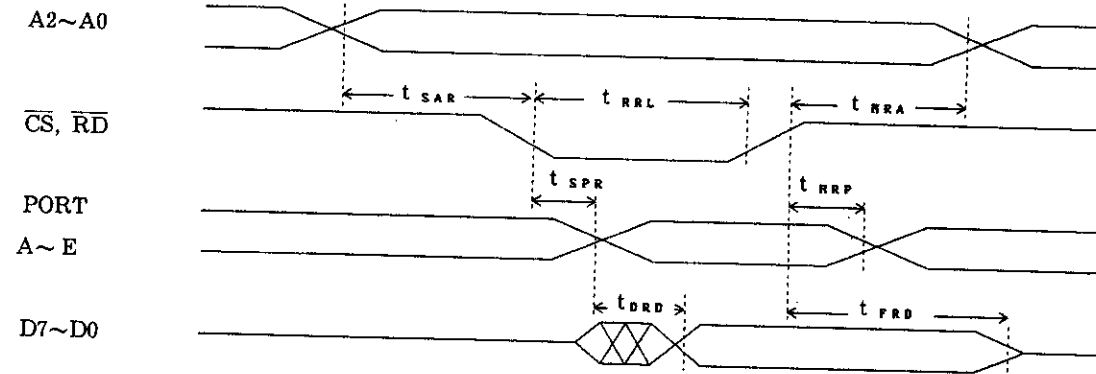
注) タイミングは、波形の10%、90%点で測定します。

入力/出力容量

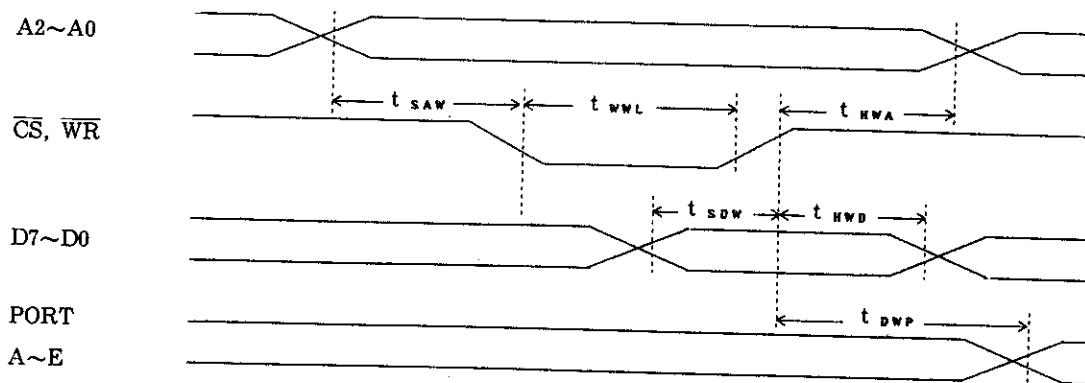
項目	記号	最小値	標準値	最大値	単位
入力端子	C _{IN}			8	pF
出力端子	C _{OUT}			16	pF
入出力端子	C _{I/O}			21	pF

測定条件: V_{DD}=V_I=0V, f_c=1MHz

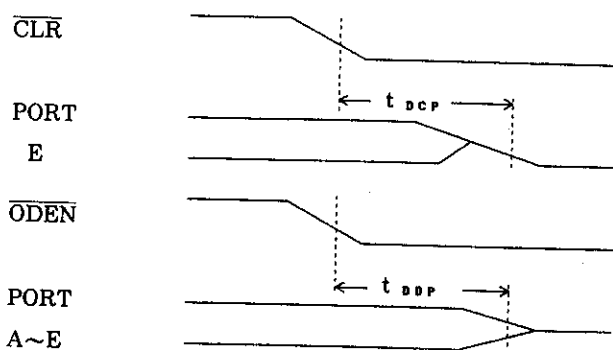
入力モード



出力モード



クリア、リセットモード



機能説明

CXD1095Qは、標準マイクロコンピュータ・システムと、周辺装置との間のI/Oポートの拡張用インターフェイスとして使用します。内部は、データ・バス・バッファ、出力データレジスタ、入力データセクタ、入出力ポートバッファ、コントロールレジスタの5つのブロックから構成されています。

1) データ・バス・バッファ

8ビット・3ステートの双方向バッファで、CXD1095Qとシステム・データ・バス間のインターフェイスとして働きます。

2) 出力データレジスタ

CXD1095Qから、各ポートへ出力すべきデータを書き込むためのレジスタです。A2~A0で選択し、 \overline{WR} の立ち上がりで書き込みます。

3) 入力データセクタ

各ポートからデータを読み込む場合に、そのポートを指定します。A2~A0で選択し、 $\overline{RD}=L$ で読み込みます。

4) 入出力ポートバッファ

CXD1095Qは、8ビットの入出力ポートを4個(それぞれポートA、ポートB、ポートC、ポートD)、4ビットの入出力ポートを1個(ポートE)を持っています。ポートA~Dは、上下4ビット単位で入出力の指定を、ポートEはビット単位で入出力の指定を行うことができます。また、 $\overline{ODEN}=0$ ですべてのポートは入力モード(ハイ・インピーダンス)になり(出力データレジスタおよびコントロール・レジスタは設定されません)、 $\overline{CLR}=0$ でポートEのみレジスタをクリアすることができます。

5) コントロール・レジスタ

コントロール・レジスタは、各ポートの入出力指定を行うために用います。

モード指定

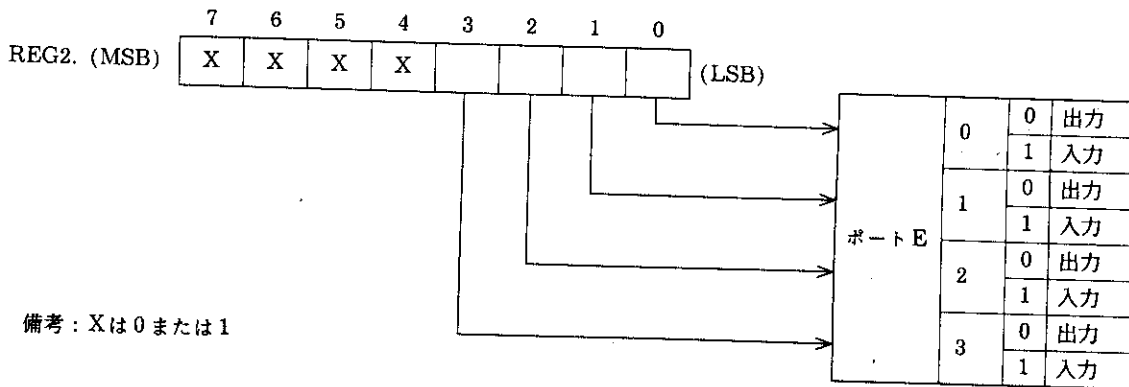
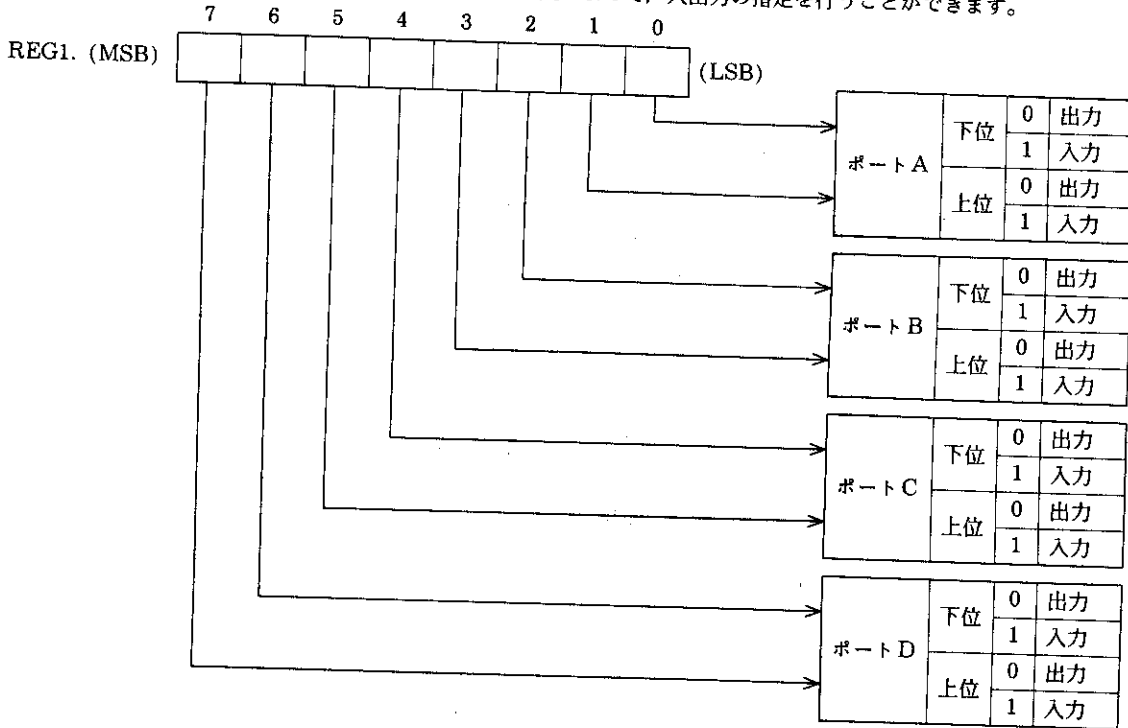
各ポート及びコントロール・レジスタ (REG1, REG2) のアドレス

CS	RD	WR	A2	A1	A0	動作
0	0	1	0	0	0	ポートA→データ・バス
0	0	1	0	0	1	ポートB→データ・バス
0	0	1	0	1	0	ポートC→データ・バス
0	0	1	0	1	1	ポートD→データ・バス
0	0	1	1	0	0	ポートE→データ・バス
0	1	0	0	0	0	データ・バス→ポートA
0	1	0	0	0	1	データ・バス→ポートB
0	1	0	0	1	0	データ・バス→ポートC
0	1	0	0	1	1	データ・バス→ポートD
0	1	0	1	0	0	データ・バス→ポートE
0	1	0	1	0	1	———
0	1	0	1	1	0	データ・バス→REG1
0	1	0	1	1	1	データ・バス→REG2
1	X	X	X	X	X	データ・バス：ハイ・インピーダンス

備考：Xは0または1

コマンド

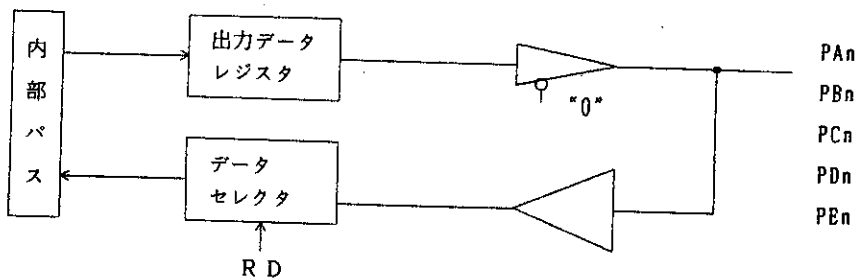
各ポートは、コントロール・レジスタREG1およびREG2によって、入出力の指定を行うことができます。



備考：Xは0または1

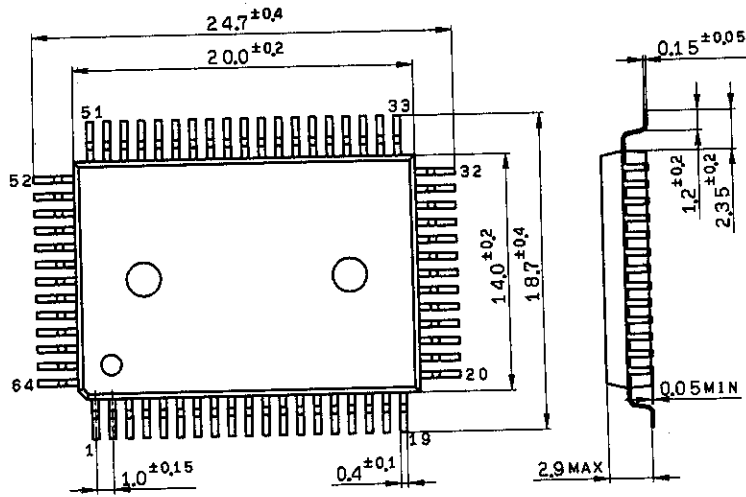
その他

ポートA～Eを出力モードに設定した場合、そのポートを読み込むことにより、出力中の値（出力データレジスタの内容）を直接読み取ることも可能です。（図参照）



外形寸法図 単位：mm

64pin QFP(Plastic)



SONY NAME	QFP-64P-L021
EIAJ NAME	*QFP064-P-1420-AF
JEDEC CODE	